

PATENT ABSTRACTS OF JAPAN

Patent NO. 2598706

(11)Publication number : 03-104261

(43)Date of publication of application : 01.05.1991

(51)Int.Cl.

H01L 23/12

H01G 4/12

H01L 25/00

(21)Application number : 01-240826

(71)Applicant : HITACHI LTD

(22)Date of filing : 19.09.1989

(72)Inventor : SUZUKI HIDEO
SHINOHARA KOICHI
OGIWARA SATORU

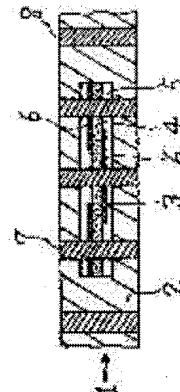
(54) CARRIER BOARD WITH BUILT-IN CAPACITOR

(57)Abstract:

PURPOSE: To obtain a carrier substrate which is built in with a capacitor capable of damaging no signal propagation velocity by providing an intermediate layer formed on a fuses substance layer where dielectric and insulation components are partly diffused in the interior of a ceramic layer having a melting point or a softening point between a dielectric layer and an insulation layer whose melting point or softening point is lower than that of the ceramic layer.

CONSTITUTION: A carrier board 1 is provided with capacitor 3 laid out in an insulation layer by way of an intermediate layer 5. The capacitor 3 comprises a dielectric 4 and its electrodes 6. The material of the intermediate layer 5 should comprise preferably a ceramic material which has a melting point or softening point of 1600° C and over, which is higher than that of either the insulation material 2 or the dielectric material 4. A plurality of power supply conductors 7 are penetrated into the insulation material 2 through the

position where the capacitor 3 is laid out. The conductor 7 is placed into direct contact with the dielectric 4 of the capacitor 3 and connected with the electrodes 6 as well. A signal conductor, kept off from the layout position of the capacitor 3, is installed the insulation material 2. As a result, this construction prevents the reaction of the insulation layer imposed on the dielectric layer and maintains the composition of the dielectric alone. Therefore, it is possible to produce the carrier board capable of preventing the deterioration of dielectric characteristic, thereby maintaining the high speed performance of signal propagation velocity.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2598706号

(45) 発行日 平成9年(1997)4月9日

(24) 登録日 平成9年(1997)1月9日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/12			H 0 1 L 23/12	B
H 0 1 G 4/12	4 1 2		H 0 1 G 4/12	4 1 2
H 0 1 L 25/00			H 0 1 L 25/00	B

請求項の数6(全 6 頁)

(21) 出願番号	特願平1-240826	(73) 特許権者	999999999 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
(22) 出願日	平成1年(1989)9月19日	(72) 発明者	鈴木 秀夫 茨城県日立市久慈町4026番地 株式会社 日立製作所日立研究所内
(65) 公開番号	特開平3-104261	(72) 発明者	篠原 浩一 茨城県日立市久慈町4026番地 株式会社 日立製作所日立研究所内
(43) 公開日	平成3年(1991)5月1日	(72) 発明者	荻原 覚 茨城県日立市久慈町4026番地 株式会社 日立製作所日立研究所内
		(74) 代理人	弁理士 中本 宏 (外1名)
		審査官	金 公彦

最終頁に続く

(54) 【発明の名称】 コンデンサ内蔵キャリア基板

1

(57) 【特許請求の範囲】

【請求項1】 誘電体層と絶縁体層と導体層とが積層されたコンデンサ内蔵キャリア基板において、誘電体層と絶縁体層の間に、誘電体や絶縁体よりも融点又は軟化点の高いセラミックス層と、該セラミックス層の内部に誘電体及び絶縁体成分の一部が拡散された融合物層とで形成された中間層を有するコンデンサ内蔵キャリア基板。

【請求項2】 絶縁体層と、この絶縁体層内に配設された誘電体層と、この誘電体の配設位置を外して前記絶縁層に貫設された1個以上の信号用導体と、前記誘電体層の配設位置を通して前記絶縁体層に貫通され且つその貫設部において誘電体と直接接触された1個以上の電源用及び／又は接地用導体とを備えたコンデンサ内蔵キャリア基板において、誘電体層と絶縁体層の間に、誘電体や絶縁体よりも融点又は軟化点の高いセラミックス層と、該

2

セラミックス層の内部に誘電体及び絶縁体成分の一部が拡散された融合物層とで形成された中間層を有するコンデンサ内蔵キャリア基板。

【請求項3】 請求項1又は2記載において、融点又は軟化点の高いセラミックス層は、BaTiO₃、ZrO₂、TiO₂、BaOから選ばれた一種以上からなり、絶縁体層は、Al₂O₃、SiO₂、B₂O₃、MgO、BaO、CaO、K₂O、ZnOから選ばれた一種以上からなり、誘電体層は、PbO₃、MgO、Fe₂O₃、TiO₂、WO₃、Nb₂O₅、NiO₃から選ばれた一種以上からなることを特徴とするコンデンサ内蔵キャリア基板。

【請求項4】 請求項1又は2記載において、コンデンサが、幅1cm、長さ1cm当りのコンデンサ容量が0.01μF以上であることを特徴とするコンデンサ内蔵キャリア基板。

【請求項5】 絶縁体材料のグリーンシートに複数の穴を

貫設する工程と、誘電体材料のグリーンシートに同様の穴を貫設する工程と、絶縁体や誘電体よりも融点又は軟化点の高いセラミックス材料のグリーンシートに同様の穴を貫設する工程と、前記グリーンシートの穴に導電ペーストを充填する工程と、絶縁体や誘電体よりも融点又は軟化点の高いセラミックス材料又は誘電体材料のグリーンシートに電極のパターンを印刷する工程と、誘電体のグリーンシートを他のグリーンシートで各穴位置を合わせて挟む工程と、熱間プレスにより各グリーンシートを圧着する工程と、それを焼結する工程と、を含むことを特徴とするコンデンサ内蔵キャリア基板の製造方法。

【請求項 6】請求項 1 又は 2 記載のコンデンサ内蔵キャリア基板と、該基板の一方の面に基板の各導体と導通されて配設された回路チップと、該回路チップを封止するキャップとを備えたことを特徴とする半導体装置。

【発明の詳細な説明】

〔産業上の利用分野〕

本発明は、コンデンサ内蔵キャリア基板に係り、特に信号伝播速度の高速化が要求される電子計算機の基板として適したキャリア基板に関する。

〔従来の技術〕

近年、電子機器あるいは電子装置などにおいては、IC 及び LSI などの利用で小型化の要求が強い。そこで基板は、その内部に抵抗、コンデンサを形成した高密度な実装が行われるようになってきた。

従来例のひとつに、特開昭 62-139393 号公報が挙げられる。これには、誘電体層と絶縁体層の間に誘電体と絶縁体の混合物からなる中間層を設けたセラミック部品が示されている。このセラミック部品は、中間層を形成することにより、絶縁体層と中間層の間を、中間層に含まれる絶縁体と同一組成の成分との間で反応を生じさせ接合させ、一方の誘電体層と中間層の間においても、中間層に含まれる誘電体と同一組成の成分との間で反応させ接合させている。これにより界面剥離のないセラミック部品を得ている。

また、他の従来例に、特開昭 62-177906 号公報が挙げられる。これには、誘電体層と絶縁体層の間に、誘電体材料と絶縁体材料の混合物を添加した金属層を形成したセラミック部品が開示されている。このセラミック部品の金属層は、誘電体や絶縁体のセラミックよりも低い焼結温度のため、誘電体と絶縁体のセラミックスが焼結する際に、界面を完全に分離し、材料間の相互拡散を防止して、セラミック同志の反応を起こさせないとしているが、金属層に誘電体と絶縁体の混合物が添加されているために、材料間の相互拡散を完全に防止させることは難しい。また、導体と金属層の導通を無くすために、導体の周囲では誘電体と絶縁体が接触する構造となるため材料間の拡散を防止することは難しい。

〔発明が解決しようとする課題〕

以上の従来例は、いずれも誘電体と絶縁体の混合物及

び金属に、前記混合物をあらかじめ添加したシートを中間層に設け、誘電体と絶縁体界面の剥離やクラック等の防止を計っているが、誘電体と絶縁体の拡散による誘電体特性の劣化に対する配慮がされておらず、コンデンサを内蔵する基板の場合には、特に誘電体特性の安定化が問題になる。

この問題について更に詳しく説明すると、コンデンサを内蔵した基板を作製する場合、絶縁体材料、誘電体材料及び導体材料（導体及び配線用も含む）のそれぞれ異なったものを、同時焼成によって一体化させるには、剥離や割れ等を防止するために、これら材料の特性を揃えなければならない。それ故に、基板焼成時には各材料間で反応が起り、成分の拡散が生じ誘電体の特性に悪影響を及ぼしている。しかし、従来例では、中間層にあえて誘電体や絶縁体と同一組成の混合物を添加した構造となっており、拡散に対するコンデンサ特性の劣化の配慮がなく、誘電体を入れることにより、電気的な（電気信号の高速化）効果を損ねる問題にもなる。

本発明の目的は、前記したような誘電体と絶縁体の拡散による誘電体特性の劣化を防ぎ、信号伝播速度の性能を損うことのないコンデンサを内蔵したキャリア基板、及びその製造方法、それを備えた半導体装置を提供することにある。

〔課題を解決するための手段〕

上記目的を達成するため、本発明に係るキャリア基板は、誘電体層と絶縁体層と導体層とが積層された基板において、誘電体層と絶縁体層の間に、絶縁体や誘電体よりも融点又は軟化点の高いセラミックス層と、該セラミックス層の内部に誘電体及び絶縁体成分の一部が拡散された融合物層とで形成された中間層を備えたものである。

上記他の目的を達成するために、本発明に係るキャリア基板の製造方法としては、絶縁体材料のグリーンシートに複数の穴を貫設する工程と、誘電体材料のグリーンシートに同様に穴を貫設する工程と、絶縁体や誘電体よりも融点又は軟化点の高いセラミックス材料のグリーンシートに同様の穴を貫設する工程と、前記グリーンシートの穴に導電ペーストを充填する工程と、絶縁体や誘電体よりも融点又は軟化点の高いセラミックス材料又は誘電体材料のグリーンシートに電極のパターンを印刷する工程と、誘電体のグリーンシートを他のグリーンシートで各穴位置を合わせて挟む工程と、熱間プレスにより各グリーンシートを圧着する工程と、それを焼結する工程と、を含むものとしたものである。

上記もう一つの目的を達成するために、本発明に係る半導体装置としては、絶縁体層とこの絶縁体層内に配設された誘電体層とこの誘電体層の配設位置を外して前記絶縁層に貫設された 1 個以上の信号用導体と、前記誘電体層の配設位置を通して前記絶縁体層に貫通され且つその貫設部において誘電体と直接接触された 1 個以上の電

源用及び／又は接地用導体と、を備えたキャリア基板で、誘電体層と絶縁体層の間に、誘電体や絶縁体よりも融点又は軟化点の高いセラミックス層と、該セラミックス層の内部に誘電体及び絶縁体成分の一部が拡散された融合物層とで形成された中間層を備えたキャリア基板と、前記キャリア基板の一方の面に基板の各導体と導通されて配設された回路チップと、該回路チップを封止するキャップとを備えたものである。

上記において、融点又は軟化点の高いセラミックス層は、 BaTiO_3 、 ZrO_2 、 TiO_2 、 BaO から選ばれた一種以上からなり、絶縁体層は、 Al_2O_3 、 SiO_2 、 B_2O_3 、 MgO 、 BaO 、 CaO 、 K_2O 、 ZnO から選ばれた一種以上からなり、誘電体層は、 PbO_3 、 MgO 、 Fe_2O_3 、 TiO_2 、 WO_3 、 Nb_2O_5 、 NiO_3 から選ばれた一種以上からなる成分で構成される。

また、内蔵されるコンデンサは、幅1cm、長さ1cm当りのコンデンサ容量が、 $0.01\mu\text{F}$ 以上であるのがよい。

【作 用】

本発明は、誘電体層と絶縁体層の間に、誘電体や絶縁体よりも融点又は軟化点の高いセラミックス層を設けるため、誘電体や絶縁体が焼結する際に、未焼結であるセラミックス層の空孔部に誘電体界面では、誘電体成分が浸透し、絶縁体界面では絶縁体成分が浸透して、それぞれセラミックス層と接合する。これにより誘電体と絶縁体が直接拡散し反応することが避けられ、誘電体本来の特性が維持される。したがって、コンデンサを内蔵した半導体装置の電気信号の波形を改善し、ノイズ量を低減することによって、信号伝播速度の向上が計られる。

【実施例】

以下、本発明の図示の実施例に基づいて詳細に説明する。

第1図は本発明に係るキャリア基板の製造方法を示す工程図である。その中で第1図(b)はキャリア基板の分解断面図で、第1図(c)の基板が本発明に係るキャリア基板の断面図である。このキャリア基板は、絶縁体層2内に中間層5を介してコンデンサ3が配設されている。このコンデンサ3は誘電体4とその電極6とからなる。

コンデンサ3の誘電体4の材料としては、比誘電率が高いほど、コンデンサ部の静電容量を大きくすることができるので望しく、比誘電率として500~20000のもので高いほど良い。尚、20000以上であってよいことは勿論である。又融点は絶縁体及び導体との同時焼成のために1200℃以下であることが望ましい。

一方、絶縁体2の材料は、その比誘電率を3~6に設定するのが、信号伝播速度の高速化を維持する上で望ましい。融点又は軟化点は、誘電体及び導体と同時焼成する上で1200℃以下であることが望ましい。

更に中間層5の材料は、絶縁体2や誘電体4とで反応し、融合しないものが望しく、それには、絶縁体2や誘電体4材料よりも融点又は軟化点が高く1600℃以上を有

するセラミックス材であることが望ましい。これら材料には BaTiO_3 、 ZrO_2 、 TiO_2 、 BaO の1種又は2種以上の混合物が良い。

コンデンサ3の配設位置を通して絶縁材2に複数(第1図では3本)の電源用導体7(又は接地用導体)が貫通されている。この導体7は、コンデンサ3の誘電体4と直接接触すると共に、電極6と接続されている。一方、コンデンサ3の配設位置をはずして信号用導体8が絶縁体2に配設されている。

次に、第1図を用いて、本発明のキャリア基板の製造の各工程を説明する。先ずセラミック絶縁材のグリーンシート2に複数個の穴9を貫設する。この複数の穴9のうちいくつかは信号用導体用のものであり、残りは電源用導体(又は接地用導体)用のものである。また中間層のグリーンシート5にも同様の穴9を貫設する。一方、誘電体のグリーンシート4にも同様の穴9を貫設する。そして、両グリーンシート2、4、5の穴に導体ペースト7、8を充填する。そして中間層グリーンシート5にコンデンサの電極6となるもののパターンを印刷する。次に誘電体のグリーンシート4を中間層のグリーンシート5で挟み、更にこれを、絶縁体グリーンシート2で挟むと共に各穴位置を合わせて導体ペースト7、8が同軸上に並ぶように積層する。そして、熱間プレスにより各グリーンシート2、4、5を圧着、焼結し、キャリア基板1を作製する。

この焼結工程で、絶縁体の一部の成分と誘電体の一部の成分が拡散して、中間層に入り込む。したがって、中間層は高融点又は高軟化点のセラミックスと絶縁体及び誘電体成分の一部成分からなる融合物から構成されることになる。

以下に、具体的に実施例を示すが、本発明はこれらに限定されない。尚、以下で「部」は重量部を示し、「%」は重量%を示す。

実施例1

まず、絶縁材層2のグリーンシートを作るためのスラリーを作る。

原料粉末としては、酸化物に換算して、 SiO_2 を70~80%、 B_2O_3 を10~20%、 Al_2O_3 を0~0.2%、 K_2O を0~5%、 ZnO を0~0.2%とし、総重量100%となるように選んだ組成である平均粒径5 μm のガラス粉末と、平均粒径1 μm の Al_2O_3 粉末とを前記ガラス粉末90~60%、 Al_2O_3 粉末10~40%の混合比で配合し、この粉末にフタル酸系のバインダ20部、トリクロロエチレン124部、テトラクロロエチレン32部、n-ブチルアルコール44部を加え、ボールミルで24時間混合してスラリーを作る。これを真空脱気処理により適当な粘度に調整した。

このスラリーをドクターブレードを用いてシリコンコートしたポリエステルフィルム上に0.2mm厚さに塗布し、その後乾燥して絶縁材料のグリーンシートを作製した。絶縁材料の軟化点は840℃で焼成温度は850℃であ

る。

次に同様に、誘電体4を原料とした厚さ50 μ mのグリーンシートを作製した。原料として使用した誘電体は、主成分としてPbO、Fe₂O₃、WO₃、TiO₂、Nb₂O₅からなる比誘電率が約15000のセラミックである。誘電体の融点は1050℃で焼成温度は850～900℃である。

更に同様に、中間層5のグリーンシート、厚さ50 μ mを作製した。原料には主成分としてBaTiO₃を用いた。BaTiO₃の融点は1620℃で焼成温度は1300～1400℃である。

第1図に示すように上記で作製した絶縁体グリーンシート2に直接150 μ mの穴9をあけた。次に誘電体と中間層材のグリーンシートにそれぞれ直径150 μ mの穴9をあけた。

次に各々のグリーンシート2、4、5にあけた穴に適当に粘度を調整したPdの含有量が15～30%のAg-Pd導体ペースト7、8を充填した。更に、Pdの含有量が、15～30%のAg-Pd導体ペーストを用いて、コンデンサの電極6となるべきパターンを中間層のグリーンシート5に印刷した。自然乾燥したのち、誘電体グリーンシート4を中間層のグリーンシートで挟み、更にこれを絶縁体グリーンシート2の中央部に挟み、両端の信号電極部になる部分には、挟んだ誘電体と中間層の厚さ分と絶縁体を設け、次いでAg-Pd導体ペーストを充填した絶縁材料の他のグリーンシート2を複数枚積層したのち、熱間プレスにより圧着した。圧着条件は温度100℃、圧力は50kgf/cm²である。

このようにして作製した積層板を、バインダー抜きのため、100℃/h以下の昇温速度で昇温し、500℃×3hの脱脂を行った後、200℃/hの昇温速度で昇温し、850～900℃で焼成した。焼成の雰囲気は大気中である。

作製したキャリア基板1の中央部に形成されたコンデンサ3の電極1cm²当り静電容量は、約0.3 μ Fで、誘電体4の厚さは40 μ mであった。内蔵したコンデンサには絶縁体成分の拡散が認められず、その回りにもクラック及びはがれ等はなかった。また、キャリア基板1にそり、変形などはなかった。なお、本実施例のキャリア基板の厚さは1mm、スルーホール径は120 μ mである。

実施例2

中間層体にZrO₂を主成分としたグリーンシート5を実施例1の手法で作製し、実施例1と同様にしてスルーホールにAg-Pd導体ペーストを充填し、コンデンサ3の電極となるべきパターンにAg-Pd導体ペーストを印刷した。

更に、実施例1で作製した絶縁体のグリーンシート2を、実施例1と同様にしてスルーホールにAg-Pd導体ペーストを充填した。次いで、誘電体グリーンシート4を実施例1と同様な手法で作製した。

次いで実施例1と同様に、誘電体シート4を中間層グリーンシート5で挟み、その上に絶縁体グリーンシート

2で挟み、積層、圧着して、850～900℃で焼成した。雰囲気は大気中である。

作製したキャリア基板の内部に形成されたコンデンサ3の電極1cm²当りの静電容量は、約0.2 μ Fを得た。そのときの誘電体4の厚さは40 μ mである。内蔵したコンデンサ3には絶縁体成分の拡散が認められず、X線回折による結晶の同定においてもペロブスカイト構造を示し、結晶構造の変化のないことが認められ、更にコンデンサの回りには、クラック及びはがれ等は認められなかった。またキャリア基板にそり、変形などは認められなかった。

実施例3

第2図は本発明に係る半導体装置の一実施例を示す断面図である。第1図に示したキャリア基板1にLSIチップ10が搭載され、キャップ11によって封止されている。LSIチップ10とキャップ11の間に熱伝導ブロック12が配設され、LSIチップ10の発熱が放熱されるようになっている。尚、キャップ11には図示しないが冷媒の流路が設けられている。LSIチップ10はキャリア基板1の各導体7、8ははんだ端子15で接続され、その部分が樹脂13で被着固定される。キャリア基板1の他面にもはんだ端子14が各導体7、8の端部に設けられ、他のモジュール基板に接続できるようになっている。

本実施例は、キャリア基板1が1個に対して、LSIチップ10が1個である。またコンデンサ3はキャリア基板の中央芯部に配設され、電源用導体7はキャリア基板の中央部に配設され、一方、信号用導体8は、キャリア基板1の外周部に配設されている。コンデンサをキャリア基板1の芯部に設けたので、その誘電体4とLSIチップ10との間隔が小さくでき、ノイズ低減を一層図られる。

キャップ11はAlN、SiC等の高熱伝導性セラミック焼結体一体のもの、又はLSIチップ10を搭載する部分をこれらのセラミックスとし、周囲を金属板とするものが用いられる。

実施例4

第3図は、本発明のキャリア基板の変形例を示す分解断面図である。誘電体層2と中間層5の間に、誘電体と同一の組成の層(ダミー層16)を配設し、中間層である融点または軟化点の高いセラミックスの1部の成分の拡散を、ダミー層で受け止め、誘電体層への進行を防ぐことにした。誘電体層の両面には電極6を設け、実施例1と同様の手法でコンデンサ内蔵チップキャリア基板を作製した。

キャリア基板のコンデンサ部には、絶縁体成分や中間層成分の拡散は認められず、その回りにもクラックやのはがれ等はなく、コンデンサの静電容量も、0.5 μ Fで信頼性のある特性が得られた。誘電体4の厚さは40 μ mである。

〔発明の効果〕

本発明は、以上説明したように、誘電体層に絶縁体層

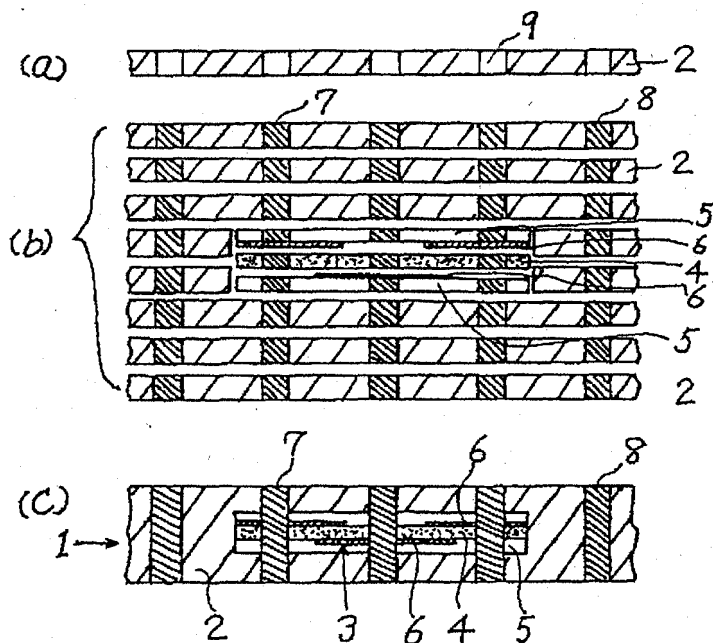
9

からの反応を防ぎ、誘電体だけの組成を維持することができるため、誘電体特性の劣化を防止したキャリア基板ができるので、それを備えた半導体装置によれば、信号伝播速度の高速化を維持することができ、大型電子計算機などにそれを適用した場合、キャリア基板内のコンデンサが電気雑音を低減し、且つ、演算速度を高速化することができる。

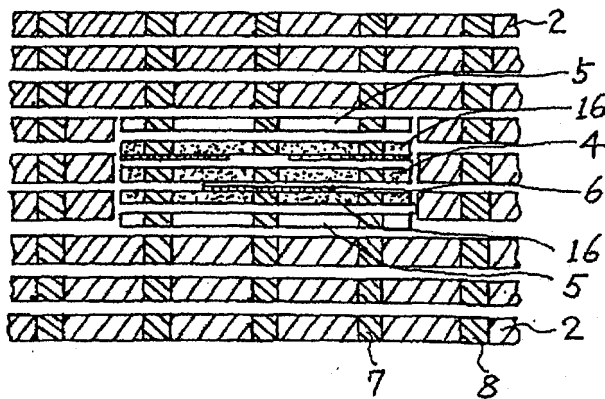
【図面の簡単な説明】

第1図の(a)～(c)は本発明に係るキャリア基板の

【第1図】



【第3図】

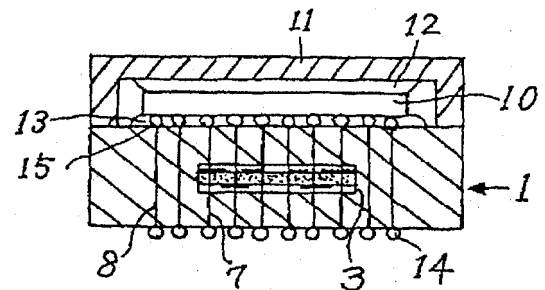


10

製造工程を示す工程図であり、第2図は本発明に係る半導体装置の断面図であり、また、第3図は、本発明に係るキャリア基板の変形例の分解断面図である。

1……キャリア基板、2……絶縁体層、3……コンデンサ、4……誘電体層、5……中間層、6……電極、7……電源用（接地用）導体、8……信号用導体、10……LSチップ、11……キャップ、12……伝熱ブロック、13……樹脂、14、15……半田端子、16……絶縁体ダミー層

【第2図】



フロントページの続き

- (56) 参考文献 特開 昭55-86144 (J P, A)
特開 昭56-129348 (J P, A)
特開 昭57-37818 (J P, A)
特開 平1-155643 (J P, A)
特開 昭60-195964 (J P, A)
特開 平2-168663 (J P, A)